

## Dolaylı Akım Denetim Yöntemi ile Denetlenen D-STATKOM için Oransal + İntegral Denetleyici Tasarımı

Resul ÇÖTELİ<sup>1</sup>, Beşir DANDİL<sup>2</sup>

<sup>1</sup>Fırat Üniversitesi, Enerji Sistemleri Mühendisliği, Elazığ, Türkiye

<sup>2</sup> Fırat Üniversitesi, Mekatronik Mühendisliği, Elazığ, Türkiye

**ÖZET:** Son yıllarda, güç elektroniği ve mikroişlemci alanındaki gelişmelere bağlı olarak güç kalitesini iyileştirmek ve sistem güvenilirliğini artırmak için evirici tabanlı kompanzasyon aygıtları dağıtım sistemlerinde kullanılmaya başlanmıştır. Evirici tabanlı bu aygıtlar "Güç Kalitesini Düzeltici Aygıtlar" (GKDA) olarak isimlendirilirler. Dağıtım STATik KOMpanzator (D-STATKOM), dağıtım sistemlerinde güç kalitesini iyileştirmek için kullanılan güç elektroniği tabanlı bir kompanzatördür. Bu çalışmada, dolaylı akım denetim yöntemi ile denetlenen bir D-STATKOM'un çıkış akımlarının ve DA-hat geriliminin denetimi için Oransal + İntegral (PI) denetleyici tasarımı gerçekleştirilmiştir. Bu amaçla, D-STATKOM'un AA ve DA tarafının matematiksel modeli oluşturulmuştur. Daha sonra AA ve DA tarafın matematiksel modelleri dq-eksenine dönüştürülmüştür. Her iki taraf için indirgenmiş devre modelleri kullanılarak dq-eksen akım denetiminde ve DA-hat gerilimi denetiminde kullanılan PI denetleyici parametreleri belirlenmiş ve bu parametreler kullanılarak referans değişimi ve bozucu giriş şartları altında elde edilen benzetim sonuçları verilmiştir.

**Anahtar Kelimeler:** *D-STATKOM, Oransal + İntegral Denetleyici, dq-eksen akımlarının denetimi, DA-hat gerilimi denetimi*

### Proportional + Integral Controller Design for Indirect Current Controlled D-STATCOM

**ABSTRACT:** Recently, power electronics based compensators have been used to improve power quality to increase reliability of the system in the distribution systems depending on the developments in power electronics and microprocessor areas. Inverter-based devices are called "Power Quality Corrective Devices" (PQCD). Distribution Static Compensator (D-STATCOM) is a device based on power electronics used to improve the power quality in the distribution system. In this study, Proportional + Integral (PI) controller is designed for controlling the output currents and DC-link voltage of D-STATCOM. For this purpose, mathematical models of D-STATCOM's AC and DC sides are obtained. Then, each mathematical model is converted into dq-axis components. The parameters of PI controllers used in the dq-axis current and DC-link voltage controls are determined by using reduced circuit model for both side and several simulation results are given under the changes in the reference and bozucu giriş.

**Keywords:** *D-STATCOM, Proportional + Integral Controller, Control of dq-axis currents, DC-link voltage control*

## 1. GİRİŞ

Günümüzde dağıtım sistemlerine bağlı olan yüklerin çoğunlukla endüktif karakterde olması ve yarı iletken güç elemanlarının kullanımının yaygınlaşması sonucu şebekeden farklı fazda ve doğrusal olmayan akımlar çekilmektedir. Bu nedenle, şebekede elektrik güç kalitesi sorunları ortaya çıkmaktadır. Bunun yanında ideal bir güç sisteminde; güç dağıtım sisteminin farklı noktalarında frekans ve gerilimin sabit olması, harmonik bulunmaması, akım ve gerilimin yaklaşık aynı fazda olması beklenir. Özellikle bu parametrelerin şebekeye bağlanacak yüklerin karakteristiğinden ve büyüklüğünden bağımsız olması gerekmektedir [1].

Güç kalitesi, hem iletim hem de dağıtım sistemlerinde ilgilenilen bir konu olmasına rağmen iletim ve dağıtım sistemlerinde güç kalitesi problemlerine yaklaşımlar farklıdır. Örneğin; iletim sistemlerinde reaktif güç kompanzasyonu hattın yüklenme kapasitesini ve kararlılık sınırlarını artırmak için yapılırken, dağıtım sistemlerinde her bir yük uygun şekilde kompanze edilerek şebekenin akım ve geriliminin yaklaşık aynı fazda olması için yapılır. Elektrik güç kalitesi problemlerini oluşturan başlıca etkenler reaktif güç ve akım-gerilim harmonikleridir. Reaktif güç ve harmonikler genel olarak şebekede güç faktörünün azalması, aşırı nötr akımları ve nötr iletkeni sorunları, kondansatörlerin aşırı ısınması ve ömürlerinin azalması, transformatörlerde, baralarda ve

kablolarla aşırı ısınma ve gerilim düşümü, aşırı yüklü bir durum olmasa da sigortaların atması, koruma cihazlarının hatalı olarak devreye girmesi, elektromanyetik aygıtların gürültülü çalışması ve bu durumun oluşturduğu titreşimlerin mekanik arızalara neden olması gibi bir çok soruna yol açmaktadır. Bu sorunlar özellikle üretim kaynaklı maddi kayıplara neden olmaktadır [2].

Şebekenin enerji kalitesini iyileştirmek için reaktif gücün denetimi oldukça önemlidir. Genel olarak reaktif güç kompanzasyonu; gerilim regülasyonu, yük dengeleme ve yük kompanzasyonu amaçları için yapılmaktadır. Yük kompanzasyonu, şebekeden çekilen reaktif akımın kendilerini tüketen cihazlara en yakın noktada üretilmesi temeline dayanır. Bu durumda dağıtım barasından beslenen yüklerin talep ettiği reaktif enerji, üretim kaynağından dağıtım noktasına kadar olan sistemi gereksiz yere yüklemeyecektir.

Ülkemizde en yaygın kullanılan kompanzasyon yöntemi sabit kondansatör grupları ile yapılan reaktif güç kompanzasyon yöntemidir. Sabit kondansatör grupları ile bireysel, grup veya merkezi kompanzasyon gerçekleştirilebilir. Bireysel kompanzasyonda, her yükün harcadığı reaktif güç miktarını sağlayabilecek kondansatör/kondansatörler yüke paralel olarak bağlanır. Grup kompanzasyon, farklı özellikte birçok yükün bulunduğu bir tesiste her yükün ayrı kompanze edilmesi yerine bunların müşterek bir kompanzasyon tesisi tarafından beslenmesi temeline dayanır. Bu durumda kondansatörler gerektiği miktarda, özel anahtarlar üzerinden ve kademeli olarak şebekeye bağlanırlar. Merkezi kompanzasyon ise değişken yük koşullarına ayak uydurabilen grup kompanzasyonun gelişmiş bir şeklidir. Bu tür kompanzasyonun yapıldığı tesis, tüketici sayısının çok olduğu ve bunların aynı anda sistemde bulunmalarının mümkün olmadığı durumlarda uygulanır. Merkezi kompanzasyon uygulamalarında, her bir gruptaki kondansatör değerlerinin küçük seçilmesi durumunda uygun kompanzasyon gerçekleştirilebilir. Ancak bu durumda kullanılan anahtarlar ve kondansatörlerin yıpranma oranı artar. Grupların büyük seçilmesi durumunda ise aşırı kompanzasyon meydana gelebilir [3]. Ayrıca, sabit kondansatör grupları ile yapılan kompanzasyon yönteminin cevap hızının düşük olmasından dolayı çok hızlı devreye girip çıkan büyük güçlü darbeleri yüklerin kompanzasyonunda yetersiz kalması ve kondansatörler anahtarlandığı zaman çeşitli güç kalitesi problemlerinin meydana gelmesi gibi sakıncaları vardır.

Sabit kondansatör gruplarının bu sakıncalarından dolayı 1960'ların sonlarına doğru tristör tabanlı Statik VAR Kompanzatorler (SVK) geliştirilmiştir. Tristör tabanlı SVK'lar ilk olarak gerilimde dalgalanma meydana getiren elektrik ark fırınları gibi büyük güçlü yüklerin reaktif güç kompanzasyonunda kullanılmıştır. SVK, "Tristör Denetimli Reaktör" (TDR) veya "Tristör

Anahtarlamalı Reaktör" (TAR) ve "Tristör Anahtarlamalı Kondansatör" (TAK) için genel bir terimdir. Reaktif güç kompanzasyonu için TDR'de reaktör, TAK'ta ise kondansatör ters paralel bağlı iki adet yarı iletken anahtar yardımı ile devreye alınıp devreden çıkarılır. TAK'ta kondansatör anahtarlandığı zaman meydana gelebilecek anlık büyük akımları sınırlamak için kondansatöre seri bağlı bir reaktör kullanılabilir. Ayrıca kondansatörlerin anahtarlanması sırasında meydana gelen geçici durumun etkisini en aza indirmek için yarı iletken anahtarların uçlarındaki gerilim sıfır veya sıfıra yakın olduğu zaman anahtarlanması gerekmektedir [4]. SVK'lar, dağıtım sistemlerinde sabit kondansatörlü TDR veya TDR ile TAK'ın bir kombinasyonu kullanılarak uygulanmaktadır [5]. SVK'nın reaktif çıkış gücü, bağlı olduğu noktanın gerilimi ile doğru orantılıdır. Bu noktanın geriliminde meydana gelebilecek herhangi bir değişime SVK'nın çıkış reaktif güç miktarını da değiştirecektir [6].

Güç elektroniği ve mikroişlemci alanındaki gelişmelere paralel olarak güç kalitesi problemlerini iyileştirmek ve dağıtım sistemlerinin güvenilirliğini artırmak için son yıllarda cevap hızları yüksek ve bağlı olduğu noktanın geriliminden bağımsız bir şekilde çıkış reaktif gücü verebilen evirici tabanlı kompanzasyon aygıtları dağıtım sistemlerinde kullanılmaya başlanmıştır. Evirici tabanlı bu aygıtlar "Güç Kalitesini Düzeltici Aygıtlar" (GKDA) olarak isimlendirilirler ve yüklerin belirli gereksinimlerini karşılamak için tasarlanırlar. GKDA'lar güç faktörü iyileştirme, gerilim regülasyonu, yük dengeleme ve harmonik filtreleme amaçları için kullanılabilirler. Evirici tabanlı GKDA'lar; Dinamik Gerilim Düzelticisi (DGD), Birleştirilmiş Güç Kalitesi Düzelticisi (BGKD) ve Dağıtım STATik KOMpanzator (D-STATKOM) şeklinde sınıflandırılabilir.

İletim sistemlerinde kullanılan Esnek Alternatif Akım İletim Sistemleri (EAİS) (Flexible Alternating Current Transmission Systems-FACTS) aygıtı olan STATik KOMpanzator (STATKOM) ile aynı yapıya sahip olan D-STATKOM dağıtım sistemlerinde güç kalitesi problemlerini iyileştirmek için kullanılan paralel bağlı bir GKDA'dır. Uygun şekilde denetlenen bir D-STATKOM yük barasına bağlandığında yük kompanzasyonu, harmonik filtreleme, gerilim regülasyonu ve yük dengeleme gibi birçok görevi yerine getirebilir [7].

Eviricinin çıkış geriliminin temel bileşeninin genliği ve fazı, D-STATKOM'un ürettiği/çektığı reaktif güç miktarını belirlemektedir. Bu iki büyüklüğün denetimi faz açısı denetimi, doğrudan akım denetimi, sabit DA-hat gerilim denetimi ve dolaylı akım denetimi gibi farklı denetim yöntemleri kullanılarak gerçekleştirilebilmektedir [6]. Kullanılan denetim yönteminin D-STATKOM'un geçici ve sürekli durum

cevabı üzerinde önemli etkisi vardır. Bu nedenle seçilen denetim yöntemi; tam kompanzasyon akımını sağlayabilmesi, aktif ve reaktif gücü bağımsız şekilde denetleyebilmesi, sabit anahtarlama frekansı kullanması, yapısının basit ve gerçekleştirilmesinin kolay olması gibi özellikleri taşımalıdır.

D-STATKOM'un denetim algoritmaları genellikle doğrusal denetim yöntemlerine göre tasarlanan sabit parametrelili Oransal+İntegral (PI) denetleyiciler ile gerçekleştirilmektedir. Doğrusal denetim yöntemlerinde sistem denklemleri belirli bir çalışma noktası etrafında doğrusallaştırılır. Elde edilen doğrusal sistem denklemleri kullanılarak sabit parametrelili PI denetleyicinin parametreleri en iyi başarımla elde edilebilecek şekilde ayarlanır. [8]'de doğrusallaştırılmış sistem denklemleri kullanılarak STATKOM'un çıkış reaktif gücünün denetiminde dolaylı akım denetimi ve faz açısı denetim yöntemleri kullanılması durumları için matematiksel model çıkarılarak her iki denetim algoritması için sabit parametrelili PI denetleyici tasarlanmıştır. [9]'de STATKOM denklemleri doğrusallaştırılıp birim değer (pu) cinsinden bir matematiksel model önerilmiştir. [10]'te STATKOM için sabit parametrelili PI denetleyici tasarlanmış ve tasarlanan denetleyicinin performansı kutup yerleştirme yöntemi ile iyileştirilmiştir. [11]'de aktif ve reaktif güç alışverişinin birbirinden bağımsız bir şekilde denetlemek için ayrı bir doğrusal denetleyici tasarlanmıştır. [12]'te aynı amaç için yarı ayrı doğrusal denetleyici yapısı önerilmiştir. [13] ve [14]'te şebeke etkileşimli eviricinin DA-hat geriliminin ve dq-eksen akımlarının denetimi için sabit parametrelili PI denetleyici tasarlanmıştır. [15] ve [16]'da gerilim kırışmalarını azaltmak amacı ile D-STATKOM'un iç denetiminde sabit parametrelili PI denetleyici kullanılmıştır.

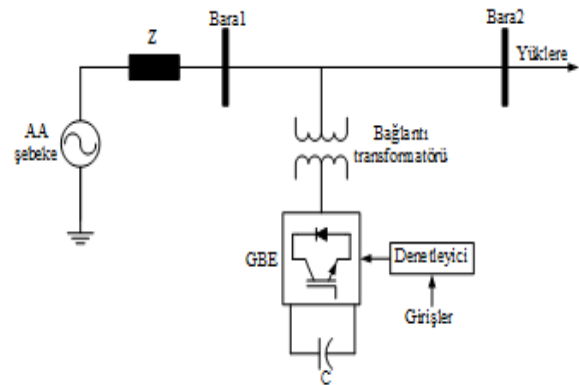
Bu çalışmada, dolaylı akım denetim yöntemi ile denetlenen bir D-STATKOM'un akımlarının ve DA-hat geriliminin denetimi için Oransal + İntegral (PI) denetleyici tasarımı gerçekleştirilmiştir. Dolaylı akım denetim yönteminde, DA-hat geriliminin denetimi için 1, d ve q-eksen akımlarının denetimi için 2 olmak üzere toplam 3 adet PI denetleyicinin tasarımı gerçekleştirilmiştir. Bu amaçla, D-STATKOM'un DA kısmının ve AA kısmının matematiksel modelleri elde edilmiş ve bu matematiksel modeller kullanılarak PI denetleyicinin parametreleri bulunmuştur. Bazı şartlar altında bu parametreler kullanılarak elde edilen benzetim sonuçları verilmiştir.

## 2. D-STATKOM

D-STATKOM; güç sistemine bir bağlantı transformatörü/endüktansı yardımı ile paralel bağlanan ve şebeke frekansında kapasitif ya da endüktif reaktif çıkış gücü üretebilen/tüketebilen evirici tabanlı bir GKDA'dır. D-STATKOM'un çıkış reaktif gücü

bağlantı noktasının geriliminden bağımsız bir şekilde denetlenebilir. Ayrıca D-STATKOM'un yüksek anahtarlama frekansında çalışabilme özelliğinden dolayı SVK'ya göre sistemde meydana gelen değişimlere daha hızlı cevap verebilir [7].

Evirici, D-STATKOM'un ana iskeletini oluşturur. D-STATKOM'un DA-hattında kullanılan kaynak tipine göre "Akım Beslemeli Evirici-(ABE)" veya "Gerilim Beslemeli Evirici-(GBE)" olmak üzere iki tip evirici kullanılır. ABE'de, giriş işareti bir akım kaynağından sağlanır. Bu eviricilerde DA-hat geriliminin polaritesi değiştiği için çift yönlü gerilim tutma yeteneğine sahip anahtarların kullanılması gerekir. Bunun için yarı iletken anahtara seri bir diyotun bağlanması ya da yarı iletken anahtar modülünün bu şekilde tasarlanması gerekir. Bu durum hem sistem maliyetinin hem de kayıpların artmasına neden olur. GBE'de ise giriş işareti bir gerilim kaynağından (bir DA-hat kondansatörü) sağlanır ve DA-hat akımının yönü değiştiği için anahtarların akımı çift yönlü akıtacak şekilde düzenlenmesi gerekir. ABE'de çıkış akımı, ABE'nin DA-hattında bulunan şarjlı bir endüktanstan elde edildiği için bu endüktansta meydana gelen kayıp GBE'nin DA-hattında bulunan kondansatörde meydana gelen kayıptan daha fazladır. Ayrıca GBE'nin çıkışında sadece akımı filtre etmek için bir alçak geçiren filtre kullanılırken ABE'nin çıkışında kapasitif filtrenin kullanılması gerekmektedir. Sonuç olarak, GBE'nin verimi ABE'ye göre daha yüksektir. Bu sebeplerden dolayı D-STATKOM uygulamalarında GBE'ler daha fazla tercih edilmektedir. GBE tabanlı D-STATKOM'un tek hat diyagramı Şekil 1'de gösterilmiştir. Şekilden görüldüğü gibi D-STATKOM en basit şekilde, bir GBE, bu GBE'ye DA-hat gerilimini sağlayan DA-hat kondansatörü, yüksek frekanslı akım harmoniklerini filtrelemek ve şebeke ile reaktif güç alışverişini sağlamak için bir bağlantı transformatörü/endüktansı ve eviricinin anahtarlarına kapı darbeleri üretmek için denetim biriminden meydana gelir.



Şekil 1. D-STATKOM'un tek hat diyagramı

D-STATKOM ile şebeke arasında aktif ve reaktif güç alışverişi, eviricinin çıkış geriliminin temel bileşeninin fazı ve genliği denetlenerek gerçekleştirilir. İdeal durumda (sistemde herhangi bir aktif güç kaybının olmadığı durum) D-STATKOM ile şebeke arasında aktif güç alışverişi olmaz. Bu durumda sadece reaktif güç alışverişi meydana gelir. Ancak gerçek sistem uygulamalarında, yarı iletken anahtarlar ve D-STATKOM'un DA-hattında bulunan kondansatör ve eviricinin çıkış gerilimini şebekeye bağlayan bağlantı endüktansının iç direncinden dolayı aktif güç kayıpları meydana gelir. Eğer D-STATKOM uygun şekilde denetlenmezse meydana gelen aktif güç kayıpları DA-hat kondansatörü tarafından sağlanacaktır. Böylece DA-hat geriliminin değeri sürekli azalacak ve kondansatör boşalacaktır. Bu durumu önlemek için eviricinin çıkış geriliminin temel bileşeni şebeke geriliminden geri fazda tutularak şebekeden eviriciye doğru bir aktif güç akışının olması ve buna bağlı olarak meydana gelen aktif güç kayıplarının şebekeden karşılanması sağlanır [17]. D-STATKOM tarafından verilen/çekilen aktif güç miktarı;

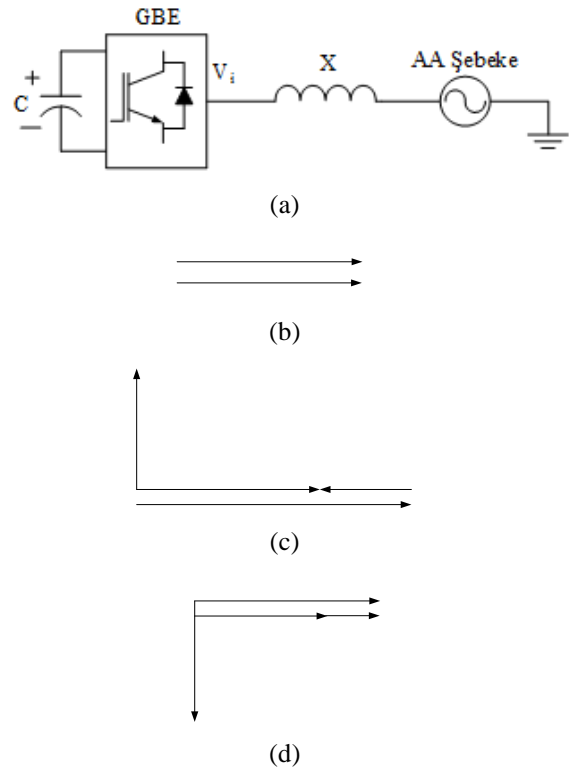
$$P = \frac{V_s V_i}{X} \sin \delta \quad (1)$$

denklemini ile bulunur. Denk.(1)'de, X; bağlantı transformatorünün/endüktansının kaçak reaktansı,  $V_s$ ; şebeke gerilimi,  $V_i$ ; eviricinin çıkış gerilimi ve  $\delta$  ise eviricinin çıkış geriliminin temel bileşeni ile şebeke geriliminin temel bileşeni arasındaki faz farkıdır.

D-STATKOM ile şebeke arasındaki reaktif güç akışı ise; eviricinin çıkış geriliminin temel bileşeninin genliği ve eviricinin çıkış geriliminin temel bileşeni ile şebeke gerilimi arasındaki faz açısı denetlenerek sağlanır. D-STATKOM tarafından üretilen/tüketilen reaktif güç miktarı;

$$Q = \frac{V_s}{X} (V_s - V_i \cos \delta) \quad (2)$$

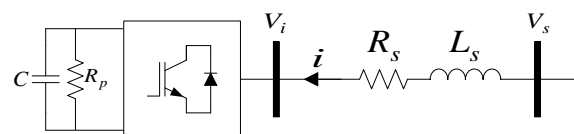
denklemini ile bulunur. İdeal durum için ( $\delta = 0$ ) D-STATKOM'un bekleme durumu, kapasitif ve endüktif çalışma durumlarına ilişkin fazör diyagramları Şekil 2'de verilmiştir. Şekil 2'den görüldüğü gibi, eğer  $V_i$  geriliminin genliği  $V_s$  geriliminin genliğine eşitse D-STATKOM ile şebeke arasında herhangi bir reaktif güç alışverişi olmaz. Eğer  $V_i$ 'nin genliği  $V_s$ 'nin genliğinden büyük olacak şekilde denetlenirse D-STATKOM kapasitif reaktif güç üretir. Ters durumda D-STATKOM endüktif reaktif güç tüketir.



Şekil 2. D-STATKOM'un çalışma durumlarına ilişkin fazör diyagramları: (a) Güç devresi, (b)  $V_s = V_i$  durumu, (c)  $V_s < V_i$  durumu, (d)  $V_s > V_i$  durumu

### 3. D-STATKOM'UN MODELLENMESİ VE ÇIKIŞ REAKTİF GÜCÜNÜN DENETİMİ

D-STATKOM'un etkili bir şekilde denetiminin gerçekleştirilebilmesi için sistemi tam olarak temsil eden bir matematiksel modelin türetilmesi oldukça önemlidir. Şekil 3'te D-STATKOM devresinin şeması gösterilmiştir. Bu devre yardımı ile D-STATKOM'un matematiksel modeli çıkarılabilir. Şekilden görüldüğü gibi D-STATKOM devresi; üç-fazlı bir GBE evirici, bu eviriciye DA-hat gerilimi sağlayan bir kondansatör (C) ve eviriciyi şebekeye bağlamak için bir bağlantı endüktansı ( $L_s$ ) ve bu bağlantı endüktansının iç direncinden ( $R_s$ ) meydana gelmektedir. Ayrıca anahtarlama ve DA-hat kondansatörlerinde meydana gelen aktif güç kayıpları, bu aktif gücü tüketen DA-hat kondansatörlerine paralel bir dirençle ( $R_p$ ) gösterilmiştir.



Şekil 3. D-STATKOM devresi

Eviricinin sadece temel frekansta bir gerilim ürettiği ve DA-hat gerilimlerinin dengeli olduğu varsayılırsa, Şekil 3'ten D-STATKOM'un AA tarafının  $abc$  koordinatlarında matematiksel denklemleri aşağıdaki gibi yazılabilir [14, 18].

$$\frac{di_a}{dt} = -\frac{R_s}{L_s}i_a + \frac{1}{L_s}(V_{sa} - V_{ia}) \quad (3)$$

$$\frac{di_b}{dt} = -\frac{R_s}{L_s}i_b + \frac{1}{L_s}(V_{sb} - V_{ib}) \quad (4)$$

$$\frac{di_c}{dt} = -\frac{R_s}{L_s}i_c + \frac{1}{L_s}(V_{sc} - V_{ic}) \quad (5)$$

Denk.(3)-(5)'te,  $R_s$ ; bağlantı endüktansının iç direnci,  $L_s$ ; bağlantı endüktansı,  $V_{sabc}$ ; şebeke gerilimi;  $V_{iabc}$ ; inverter çıkış gerilimi ve  $i_{abc}$  ise faz akımlarıdır. Şekil 3'te gösterilen D-STATKOM devresinde evirici ideal kabul edilirse, D-STATKOM'un DA-hattının matematiksel modeli ise denk.(6)'daki gibi ifade edilebilir [14].

$$C \frac{dV_{da}}{dt} = i_{da} \quad (6)$$

Burada,  $V_{da}$ ; DA-hat gerilimi ve  $i_{da}$ , DA-hat akımıdır.  $K$ ; Park dönüşüm matrisi olmak üzere, D-STATKOM'un AA ve DA tarafının matematiksel denklemleri denk.(7) kullanılarak dq-eksen bileşenlerine dönüştürülür.

$$f_{dq0} = Kf_{abc} \quad (7)$$

$$K = \frac{2}{3} \begin{bmatrix} \cos(\theta) & \cos(\theta - 2\pi/3) & \cos(\theta + 2\pi/3) \\ -\sin(\theta) & -\sin(\theta - 2\pi/3) & -\sin(\theta + 2\pi/3) \\ \sqrt{\frac{1}{2}} & \sqrt{\frac{1}{2}} & \sqrt{\frac{1}{2}} \end{bmatrix}$$

Bu dönüşüm gerçekleştirildikten sonra elde edilen D-STATKOM'un AA tarafının dq-ekseninde matematiksel denklemleri denk.(8) ve denk.(9)'da verilmiştir [18].

$$\frac{di_d}{dt} = -\frac{R_s}{L_s}i_d + \omega i_q + \frac{1}{L_s}(V_{sd} - V_{id}) \quad (8)$$

$$\frac{di_q}{dt} = -\frac{R_s}{L_s}i_q - \omega i_d + \frac{1}{L_s}(V_{sq} - V_{iq}) \quad (9)$$

Burada,  $V_{sd}$  ve  $V_{sq}$ ; şebeke geriliminin,  $V_{id}$  ve  $V_{iq}$  ise eviricinin geriliminin dq-eksen bileşenleridir. Gerçek zamanlı uygulamalarda  $V_{id}$  ve  $V_{iq}$  büyüklükleri modülasyon indeksi ( $M_a$ ) ve faz açısı ( $\phi$ ) bilgisine dönüştürülmelidir.

$$M_a = \frac{\sqrt{V_{id}^2 + V_{iq}^2}}{V_{da}} \quad (10)$$

$$\phi = \tan^{-1}\left(\frac{V_{iq}}{V_{id}}\right) \quad (11)$$

AA taraf ve DA taraf güç dengesinden;

$$p = \frac{3}{2} [V_{sd}i_d + V_{sq}i_q - (i_d^2 + i_q^2)R_s] = CV_{da} \frac{dV_{da}}{dt} + \frac{V_{da}^2}{R_p} \quad (12)$$

$$\frac{dV_{da}}{dt} = \frac{3}{2} \frac{V_d i_d + V_q i_q - (i_d^2 + i_q^2) R_s}{CV_{da}} - \frac{V_{da}}{CR_p} \quad (13)$$

denklemleri elde edilir. Denk.(8) ve denk.(9) D-STATKOM'un AA-tarafının, denk.(13) ise D-STATKOM'un DA-tarafının dinamik modelini gösterir [18].

Eviricinin çıkış geriliminin temel bileşeninin genliği; DA-hat gerilimi, modülasyon indeksi ve şebeke gerilimi ile eviricinin çıkış geriliminin temel bileşeni arasındaki faz farkı ile denetlenmektedir. Eviricinin çıkış geriliminin temel bileşeninin genliği farklı yöntemlerle denetlenebildiği için D-STATKOM'un çıkış reaktif gücünün denetimi için de farklı yöntemler geliştirilmiştir. D-STATKOM'un çıkış reaktif gücü [6];

- DA-hat gerilimi sabit tutulup modülasyon indeksi değiştirilerek,
- Modülasyon indeksini sabit tutulup DA-hat gerilimi değiştirilerek,
- Her iki durumun bir kombinasyonu ile denetlenebilir.

Yukarıda belirtilen denetim parametrelerinden modülasyon indeksinin, faz açısının ya da her ikisinin denetlenmesi durumuna göre D-STATKOM'un çıkış reaktif gücünün denetimi için literatürde farklı yöntemler geliştirilmiştir. Bunlar; faz açısı denetim yöntemi, doğrudan akım denetim yöntemi, sabit DA-hat gerilim yöntemi ve dolaylı akım denetim yöntemidir [6]. Bu çalışmada, D-STATKOM dolaylı akım denetim yöntemi kullanılarak denetlendiği için sadece bu denetim yönteminden bahsedilecektir.

Dolaylı akım denetim yönteminde DA-hat gerilimi sabit tutulur ve eviricinin üretmesi gereken referans gerilimler, referans aktif ve reaktif güç değerlerine göre elde edilir. Böylece D-STATKOM'un çıkış akımları dolaylı olarak denetlenir. Dolaylı akım denetim

yönteminde DA-hat gerilim denetimi, AA gerilim/reaktif güç denetimi, dq-eksen akımlarının denetimi için toplam dört tane denetleyiciye ihtiyaç vardır. DA-hat gerilim denetleyicisinin çıkışından referans aktif akım bileşeni ( $i_{dref}$ ), AA gerilim/reaktif güç denetleyicisinin çıkışından ise referans reaktif akım bileşeni ( $i_{qref}$ ) elde edilir. Şebeke gerilimi ile evirici gerilimi arasındaki senkronizasyonu sağlamak için üç fazlı faz kilitleme devresi (FKD) kullanılır. Ölçülen akımlar, FKD'den elde edilen şebekenin açılma frekans bilgisi kullanılarak dq-eksen bileşenlerine dönüştürülür. dq-eksen bileşenleri referans değerleri ile karşılaştırılırlar ve elde edilen akım hatalarının her biri ayrı denetleyiciye girilir. Bu denetleyicilerin çıkışlarında eviricinin üretmesi gereken gerilimlerin dq-eksen bileşenleri elde edilir. Bu gerilimler şebeke ile senkronize olan üç fazlı gerilimlere dönüştürülerek, evirici için kapı işaretlerinin üretilmesinde kullanılan modülasyon dalgaları elde edilir.

#### 4. DOLAYLI AKIM DENETİM YÖNTEMİ İLE DENETLENEN D-STATKOM İÇİN PI DENETLEYİCİ TASARIMI

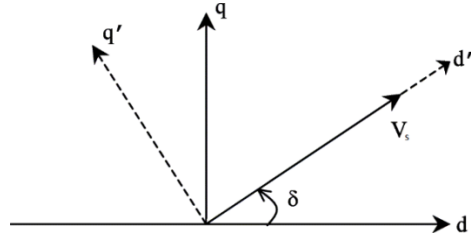
DGM denetimli eviricilerin gücünün denetimi ya iç akım döngüsü kullanılmadan ya da iç akım döngüsü kullanılarak gerçekleştirilir. İç akım denetim döngüsü kullanılmadan yapılan güç denetimi genellikle doğrudan güç denetimi olarak bilinir. Bununla birlikte eviricinin çıkış dalgalarının doğru ve hızlı bir şekilde denetlenebilmesi ve aşırı akım koruması gibi özelliklerinden dolayı DGM denetimli eviricilerde iç akım denetimi geniş şekilde kullanılmaktadır [19]. Düşük anahtarlama frekanslarında faz açısı denetimi gibi durağan çatı tabanlı denetleyiciler sıklıkla kullanılmasına rağmen şebekeye bağlı evirici uygulamalarında aktif ve reaktif gücü birbirinden bağımsız denetleyebilen bir denetim algoritmasının kullanılması daha uygundur [20-22]. Ayrıca yüksek anahtarlama frekanslarında vektör denetimi kullanarak yüksek bir band genişliği elde etmek için kullanılması gerekir. Vektör denetim sistemlerinde aktif ve reaktif akımlar ve buna bağlı olarak aktif ve reaktif güç birbirinden bağımsız şekilde denetlenebilir. Böylece yüksek band genişliğinin yanı sıra aktif ve reaktif akımlar arasındaki kenetleme etkisi zayıflatılabilir. Dolaylı akım denetim yönteminde iç akım denetim döngüsü kullanılarak dq-eksen akımlarının denetimi gerçekleştirilir. dq-eksen akımlarının denetiminde kullanılan sabit parametrelili PI denetleyicinin parametrelerinin belirlenmesi evirici denetim sisteminin dinamik performansını ve kararlılığını etkileyen ana etkenlerden biridir.

dq-ekseninde elde edilen D-STATKOM denklemleri Şekil 4'te gösterilen yeni bir çatıya ( $d'q'$ ) dönüştürülür.  $d'q'$ -ekseninde akımlar;

$$i_{d'} = i_d \cos \delta + i_q \sin \delta \quad (14)$$

$$i_{q'} = i_q \cos \delta + i_s \sin \delta \quad (15)$$

şeklinde ifade edilebilir [18].



Şekil 4.  $d'q'$  ve dq-eksenini gösteren fazör diyagramı

D-STATKOM'un akım denetimi için Ref.[8]'e göre denklemler düzenlenirse;

$$\frac{di_{d'}}{dt} = -\frac{R_s}{L_s} i_{d'} + \omega i_{q'} + \frac{1}{L_s} (V_{sd} - V_{id'}) \quad (16)$$

$$\frac{di_{q'}}{dt} = -\frac{R_s}{L_s} i_{q'} - \omega i_{d'} + \frac{1}{L_s} (V_{sq} - V_{iq'}) \quad (17)$$

elde edilir.

Burada;

$$V_{id'} = V_{id} \cos \delta + V_{iq} \sin \delta$$

$$V_{iq'} = V_{iq} \cos \delta - V_{id} \sin \delta$$

Eviricinin çıkış gerilimi aşağıdaki gibi denetlenir:

$$V_{iq'} = -(\omega L_s i_{d'} + L_s u_{q'}) \quad (18)$$

$$V_{id'} = \omega L_s i_{q'} + V_{sd} - L_s u_{d'} \quad (19)$$

Denetim işaretleri olan  $u_{d'}$  ve  $u_{q'}$  doğrusal bir PI denetleyici tarafından kolaylıkla tanımlanabilir.

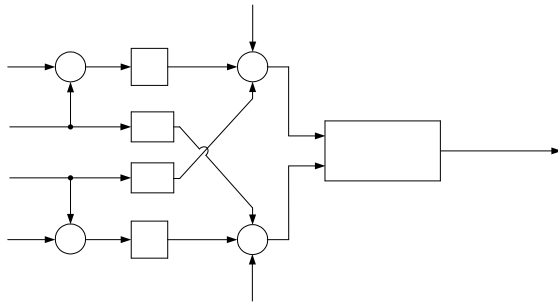
Ayrıca DA-hatta ilişkin dinamik denklemde  $d'q'$ -eksenine bağlı olarak tekrar düzenlenirse;

$$\frac{dV_{da}}{dt} = \frac{3 V_d i_{d'} + V_q i_{q'} - (i_{d'}^2 + i_{q'}^2) R_s}{2 CV_{da}} - \frac{V_{da}}{CR_p}$$

elde edilir [18].

#### 4.1. dq-Eksen Akımlarının Denetimi için PI Denetleyici Tasarımı

D-STATKOM denetim yapısı Şekil 5'te gösterilmiştir. D-STATKOM'un denetiminde aktif ve reaktif gücün birbirinden bağımsız şekilde denetlenmesi oldukça önemlidir. Bununla birlikte denk.(8) ve (9)'da verilen D-STATKOM'un dq-eksenindeki devre denklemleri incelenirse, d ve q-eksen akımlarının birbirini etkilediği görülmektedir. Bu durumda aktif ve reaktif gücün birbirinden bağımsız denetimi gerçekleştirilemez.



Şekil 5. D-STATKOM'un denetim yapısı

Denk.(18) ve denk.(19), denk.(8) ve denk.(9)'da yerine yazılırsa denk.(20) ve denk.(21) elde edilir. Bu denklemler iki adet birinci dereceden ve birbirinden bağımsız iki denklem takımındır. Bu denklemlerde denetleyicinin çıkış işaretleri sabit parametrelili PI denetleyici çıkışından kolaylıkla belirlenebilir. Ayrıca bu denklemlerden, kenetleme terimleri ve bozucu girişler denetleyicinin çıkışında kompanze edilirse dq-eksen akımlarının birbirinden bağımsız denetlenebileceği denk.(20) ve denk.(21)'den görülmektedir.

$$\frac{di_d}{dt} = -\frac{R_s}{L_s}i_d + u_{id} \quad (20)$$

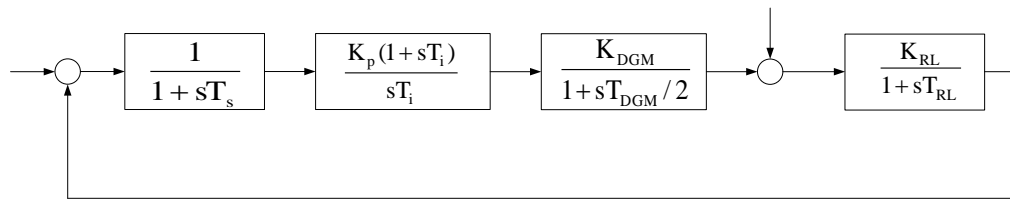
$$\frac{di_q}{dt} = -\frac{R_s}{L_s}i_q + u_{iq} \quad (21)$$

dq-eksen akımlarının denetiminde kullanılan sabit parametrelili PI denetleyicilerin çıkışları denk.(22) ve denk.(23)'teki gibi yazılabilir.

$$u_{id} = K_p e_d + \frac{K_i}{T_i} \int_0^t e_d dt \quad (22)$$

$$u_{iq} = K_p e_q + \frac{K_i}{T_i} \int_0^t e_q dt \quad (23)$$

D-STATKOM'un dq-eksen akımlarının denetiminde kullanılan sabit parametrelili PI denetleyici parametreleri Şekil 6'da gösterilen akım denetim döngüsünün indirgenmiş blok diyagramı kullanılarak kolaylıkla belirlenebilir [14]. Şekil 6'daki blok diyagramda;  $T_s$ ; örnekleme süresi,  $K_p$ ; PI denetleyicinin oransal kazancı,  $T_i$ ; sabit parametrelili PI denetleyicinin integral zaman sabiti,  $K_{DGM}$ ; eviricinin kazancı,  $T_{DGM}$ ; DGM bloğunun zaman sabiti,  $u_b$ ; bozucu giriş,  $K_{RL}$ ; sistemin kazancı ( $1/R_s$ ),  $T_{RL}$ ; ise sistemin zaman sabitidir ( $L_s/R_s$ ). İndirgenmiş blok diyagramda gösterilen en küçük zaman sabitleri olan örneklemeden ve anahtarlama dolaylı meydana gelen gecikmeler denk.(4.17)'deki gibi ( $T_s$  ve  $T_{DGM}$ ) tek bir zaman sabiti olarak gösterilebilir.



Şekil 6. Akım denetim döngüsünün indirgenmiş blok diyagramı

$$T_{ei} = T_s + T_{DGM} / 2 \quad (24)$$

Sistemin baskın kutbu dikkate alınarak, sabit parametrelili PI denetleyicinin integral zaman sabiti sistemin zaman sabitine eşit seçilerek yok edilebilir. Bu durumda;

$$T_i = T_{RL} \quad (25)$$

olur. Şekil 6'daki akım denetim döngüsünün indirgenmiş blok diyagramında, denk.(24) ve denk. (25) yerine yazılırsa sistemin kapalı çevrim transfer fonksiyonu;

$$H_{CC} = \frac{1}{s^2 \frac{T_{RL} T_{ei}}{K_p K_{DGM} K_{RL}} + s \frac{T_{RL}}{K_p K_{DGM} K_{RL}} + 1} \quad (26)$$

elde edilir. Sönüm oranı  $\zeta$  ise;

$$\zeta = \sqrt{\frac{T_{RL}}{4K_p T_{ei} K_{DGM} K_{RL}}} \quad (27)$$

Denetim sistemlerinde  $\zeta = 0.707$  değeri %5'lik aşmaya karşılık gelir. Bu nedenle  $\zeta = 0.707$  için sabit parametrelili PI denetleyicinin kazancı;

$$K_p = \frac{T_{RL}}{2T_{ei} K_{DGM} K_{RL}}$$

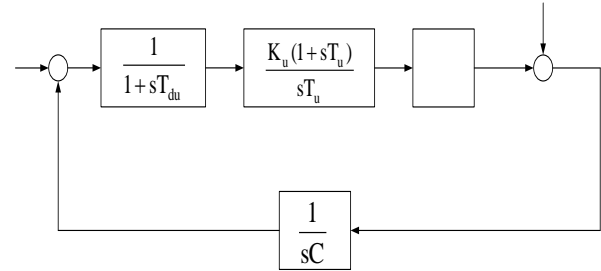
şeklinde hesaplanır. Denk.(4.19)'daki transfer fonksiyonunda,  $T_{RL}$   $T_{ei}$  çarpımı çok küçük olduğundan  $s^2$  terimi ihmal edilirse denk.(26)'daki gibi birinci dereceden bir transfer fonksiyonu;

$$H_{CC} = \frac{1}{1 + sT_{et}} \quad (28)$$

şeklinde ifade edilebilir Burada  $T_{et} = 4T_{ei} \zeta^2$  ve  $\zeta = 0.707$  için  $T_{et} = 2T_{ei}$  olarak bulunur.

## 4.2. DA-Hat Geriliminin Denetimi için PI Denetleyici Tasarımı

Akım denetiminde kullanılan sabit parametrelili PI denetleyicilerin parametrelerinin kolay belirlenmesi için akım döngüsünün indirgenmiş modeli kullanılmıştır. Aynı şekilde DA-hat geriliminin denetiminde kullanılan sabit parametrelili PI denetleyicinin parametrelerini belirlemek için Şekil 7'de gösterilen akım döngüsünün ideal kabul edildiği DA-hat döngüsünün indirgenmiş modeli kullanılabilir. Blok diyagramda,  $T_{du}$ ; örnekleme ve filtre gecikmesi,  $K_u$ ; sabit parametrelili PI denetleyicinin oransal kazancı,  $T_u$ ; sabit parametrelili PI denetleyicinin integral zaman sabiti,  $H_{CC}$ ; akım döngüsünün birinci dereceden transfer fonksiyonu,  $C$  ise DA-hat kondansatörünün değeridir. DA-hattın matematiksel modelinde DA-hat direnci, endüktansı ve eviricide meydana gelen anahtarlama kayıpları ihmal edilmiştir. Blok diyagramdaki en küçük zaman sabitleri olan akım döngüsünün, örnekleme ve filtreme gecikmesi  $T_{eu} = T_{du} + 2T_{ei}$  şeklinde tek bir zaman sabiti olarak ifade edilebilir [14, 20-21].



Şekil 7. DA-hat gerilim denetim döngüsü için indirgenmiş blok diyagram

Şekil 7'den DA- hattın açık çevrim transfer fonksiyonu;

$$H_{oda} = \frac{K_u(1 + sT_u)}{sT_u(1 + sT_{eu})sC} \quad (29)$$

olarak bulunur. Elde edilen açık çevrim transfer fonksiyonu kullanılarak Simetrik Optimum (SO) yöntemi ile denetleyicinin parametreleri belirlenebilir. SO yöntemi sadece integratör içeren sistemler için uygundur [13]. SO'ya göre açık çevrim transfer fonksiyonu; köşe frekansı  $\omega_c$ 'de yaklaşık olarak simetrik.  $\omega_c$  ve faz payı  $\phi$  arasındaki ilişki denk.(30)'da verilmiştir.

$$\omega_c = \frac{1}{aT_{eu}} \quad \text{ve} \quad a = \frac{1 + \cos \phi}{\sin \phi} \quad (30)$$

Burada,  $a = \sqrt{\frac{T_u}{T_{eu}}}$  ve  $a > 1$ 'dir. Köşe frekansı  $\omega_c$ 'de

sabit parametrelili PI denetleyicinin kazancı  $K_u$  ise;

$$K_u = \frac{C}{aT_{eu}} \quad (31)$$

denklemleri ile bulunur [17].

## 5. BENZETİM SONUÇLARI

Bu bölümde, D-STATKOM'un dq-eksen akım denetimi ve DA-hat gerilim denetimi için tasarlanan PI denetleyicilerden elde edilen sonuçlar referans değişimi ve bozucu giriş etkisi altında incelenmiş ve elde edilen benzetim sonuçları verilmiştir.

Benzetim çalışmalarında, bozucu girişlere karşı denetleyicinin performansını iyileştirmek için integral zaman sabiti sistemdeki en küçük zaman sabitinin ( $T_{ei}$ ) on katı ( $T_i = 10T_{ei}$ ) seçilmiştir. Eğer akım denetleyicisinin integral kazancı denk.(25)'e göre belirlenirse sabit parametrelili PI denetleyicinin integral zaman sabiti büyük olacaktır. Bu sebepten dolayı



bozucu girişlere karşı denetleyicinin performansı kötüleşecektir.

İndirgenmiş model yardımı ile akım denetiminde kullanılan denetleyicilerin tasarımında kullanılan sistem parametreleri Tablo 1’de verilmiştir. Tablo 1’de verilen sistem parametreleri kullanılarak sabit parametrelili PI denetleyicinin oransal ve integral kazancı hesaplanmıştır. D-STATKOM’un dq-eksen akımlarının denetimi için tasarlanan sabit parametrelili PI denetleyicinin parametreleri Tablo 2’de verilmiştir.

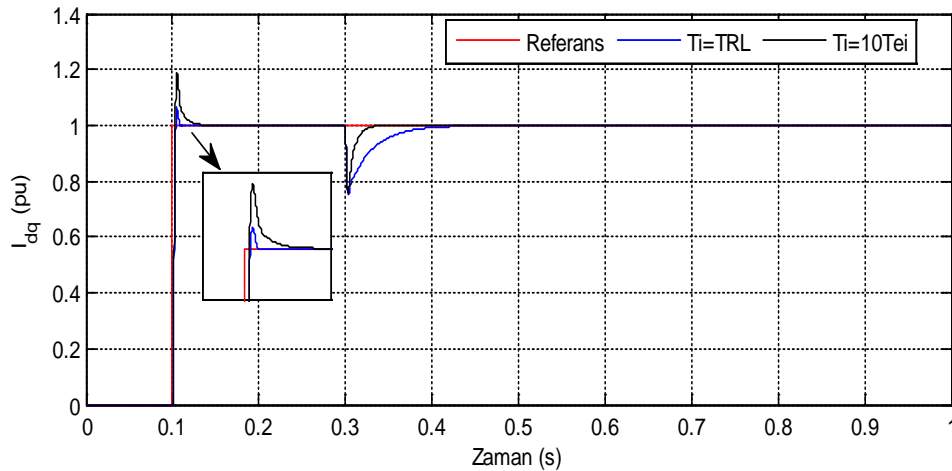
**Tablo 1.** Denetleyici tasarımında kullanılan sistem parametreleri

Bağlantı endüktansı ( $L_s$ )	: 2.89mH
Bağlantı endüktansının iç direnci	: 0.1 $\Omega$
DA-hat kondansatörü (C)	: 3.3mF
Anahtarlama frekansı	:
Filtre gecikmesi	: 0.23ms
Örnekleme süresi	: 100 $\mu$ s

**Tablo 2.** Akım denetimi için tasarlanan sabit parametrelili PI denetleyicinin parametreleri

Oransal kazanç ( $K_p$ )	: 1.934
$T_i = 10T_{ei}$ için integral kazancı ( $K_i$ )	: 215
$T_i = T_{RL}$ için integral kazancı ( $K_i$ )	: 67

Akım denetimi için tasarlanan sabit parametrelili PI denetleyicinin performansı akım denetim döngüsünün



**Şekil 8.** Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu

Tablo 1’de verilen sistem parametreleri kullanılarak DA-hat geriliminin denetiminde kullanılan sabit parametrelili PI denetleyicinin oransal kazancı denk.(31)’e göre hesaplanmıştır. Sabit parametrelili PI denetleyicinin integral zaman sabiti ise  $a = 4$  için denk.(30)’a göre seçilmiştir. Bu denklemlere göre

indirgenmiş blok diyagramı kullanılarak incelenmiştir.  $t=0.1s$ ’de referans değiştirilmiş ve  $t = 0.3s$ ’de sisteme bozucu bir giriş uygulanmıştır. Bu şartlar altında benzetim modelinden elde edilen sonuç Şekil 8’de verilmiştir. Şekilden görüldüğü gibi, denetleyicinin zaman sabitinin  $T_i = 10T_{ei}$  seçilmesi durumunda geçici durumda çok büyük aşmalar meydana gelmektedir. Ancak sistem bozucu bir girişe maruz kaldığı zaman 0.03s gibi çok kısa sürede referansı yakalamayı başarmıştır. Denetleyicinin zaman sabitinin  $T_i = T_{RL}$  seçilmesi durumunda ise geçici durumda yaklaşık % 6’lık bir aşma meydana gelmektedir. Bunun yanında sistem bozucu bir girişe maruz kaldığı zaman denetleyicinin performansının kötüleştiği benzetim sonucundan görülmektedir.

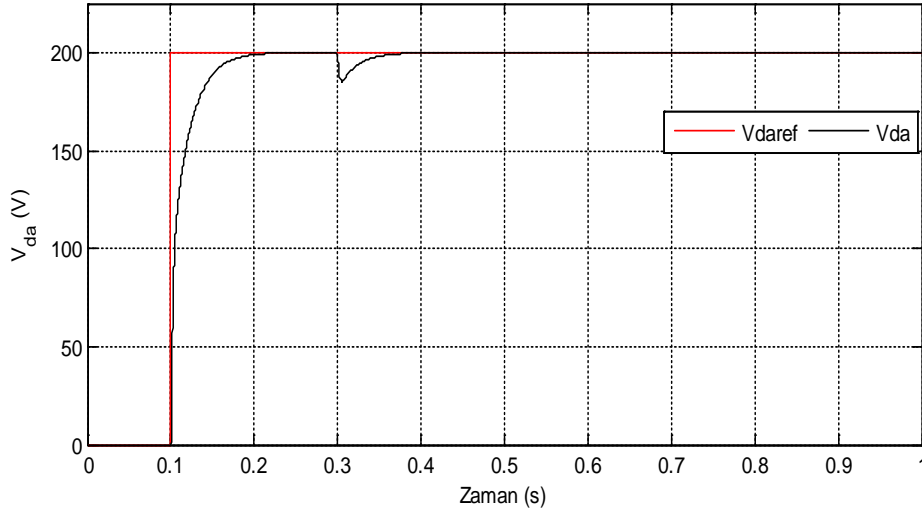
DA-hat geriliminin denetiminde kullanılan sabit parametrelili PI denetleyicinin parametrelerini belirlemek için Şekil 7’de gösterilen akım döngüsünün ideal kabul edildiği DA-hat döngüsünün indirgenmiş modeli kullanılmıştır. Verilen blok diyagramda,  $T_{du}$ ; örnekleme ve filtre gecikmesi,  $K_u$ ; sabit parametrelili PI denetleyicinin oransal kazancı,  $T_u$ ; sabit parametrelili PI denetleyicinin integral zaman sabiti,  $H_{CC}$ ; akım döngüsünün birinci dereceden transfer fonksiyonu, C ise DA-hat kondansatörünün değeridir. DA-hattın matematiksel modelinde DA-hat direnci, endüktansı ve eviricide meydana gelen anahtarlama kayıpları ihmal edilmiştir. Blok diyagramdaki en küçük zaman sabitleri olan akım döngüsünün, örnekleme ve filtre gecikmesi  $T_{eu} = T_{du} + 2T_{ei}$  şeklinde tek bir zaman sabiti olarak ifade edilebilir.

tasarlanan sabit parametrelili PI denetleyicinin parametreleri Tablo 3’te verilmiştir.

**Tablo 3.** DA-hat geriliminin denetiminde kullanılan sabit parametrelili PI denetleyicinin parametreleri

Oransal kazancı ( $K_p$ )	: 0.406
İntegral kazancı ( $K_i$ )	: 12.5

DA-hat geriliminin denetimi için tasarlanan sabit parametrelili PI denetleyicinin performansı DA-hat denetim döngüsünün indirgenmiş blok diyagramı kullanılarak gözlemlenmiştir.  $t = 0.1s$ 'de referans değiştirilmiş ve  $t = 0.3s$ 'de sisteme bozucu bir giriş uygulanmıştır. Bu şartlar altında benzetim modelinden elde edilen sonuç Şekil 9'da verilmiştir. Şekilden



Şekil 9. Tasarlanan denetleyici kullanılarak indirgenmiş modelden elde edilen benzetim sonucu

## 6. SONUÇLAR

Bu çalışmada, dolaylı akım denetim yöntemi ile denetlenen bir D-STATKOM'un çıkış akımlarının ve DA-hat geriliminin denetimi için Oransal + İntegral (PI) denetleyici tasarımı gerçekleştirilmiştir. Bu amaçla, D-STATKOM'un AA ve DA tarafının matematiksel modeli oluşturulmuştur. Daha sonra AA ve DA tarafın matematiksel modelleri dq-eksenine dönüştürülmüştür. Her iki taraf için indirgenmiş devre modelleri kullanılarak dq-eksen akım denetiminde ve DA-hat gerilimi denetiminde kullanılan PI denetleyici parametreleri belirlenmiş ve bu parametreler kullanılarak referans değişimi ve bozucu giriş şartları altında elde edilen benzetim sonuçları verilmiştir.

Akım denetimi için tasarlanan sabit parametrelili PI denetleyicinin performansı, referans akım değeri değiştirilerek ve sisteme bozucu bir giriş uygulanarak incelenmiştir. Elde edilen sonuçlardan, denetleyicinin zaman sabitinin  $T_i = 10T_{ei}$  seçilmesi durumunda geçici durumda çok büyük aşmalar meydana geldiği ancak sistem bozucu bir girişe maruz kaldığı zaman çok kısa sürede referansı yakalamayı başardığı görülmüştür. Denetleyicinin zaman sabitinin  $T_i = T_{RL}$  seçilmesi durumunda ise geçici durumda yaklaşık % 6'lık bir aşma meydana geldiği, bunun yanında sistem

görüldüğü gibi,  $0.1s$ 'de referans değiştirilmiş ve DA-hat gerilimi referans değerini  $0.12s$  sonra yakalamayı başarmıştır. Ayrıca  $0.3s$ 'de bozucu giriş uygulanmış ve DA-hat gerilimi referans değerine  $0.08s$  sonra ulaşmıştır. Bunlara ek olarak DA-hat gerilim denetleyicisi akım denetleyicisine göre daha yavaş olduğu Şekil 9'dan görülmektedir.

bozucu bir girişe maruz kaldığı zaman denetleyicinin performansının kötüleştiği görülmüştür.

DA-hat geriliminin denetimi için tasarlanan sabit parametrelili PI denetleyicinin performansı da hem referans DA-hat gerilim değeri değiştirilerek ve sisteme bozucu bir giriş uygulanarak incelenmiştir. Bu şartlar altında elde edilen benzetim sonuçlarından, DA-hat gerilim denetleyicisinin akım denetleyicisine göre yavaş olduğu görülmektedir.

## 7. KAYNAKLAR

- [1]. Rashid, M. H., (2001), "Power Electronic Handbook", Academic Press, Canada.
- [2]. Arifoğlu, U., (2002), "Güç Sistemlerinin Bilgisayar Destekli Analizi", Alfa Bas. Dağ. İstanbul.
- [3]. Çolak, İ., Bayındır, R., Bay, Ö. F., (2003), "Reactive Power Compensation Using A Fuzzy Logic Controlled Synchronous Motor", Energy Conversion and Management, 13, 2059-2215.
- [4]. Gyugyi, L. and Hingorani, N., (1999), "Understanding FACTS- Concepts and Technology of Flexible AC Transmission Systems", New Jersey, USA.

- [5]. Bilgin, H.F., (2007), "Design and Implementation of a Current Source Converter Based STATCOM for Reactive Power Compensation", PhD. Thesis, The Graduate School of Natural and Applied Sciences of METU, Ankara.
- [6]. Çetin, A., (2007), "Design and Implementation of a Voltage Source Converter Based STATCOM for Reactive Power Compensation and Harmonic Filtering", PhD. Thesis, the Graduate School of Natural and Applied Sciences of METU, Ankara.
- [7]. Ghosh, A. and Ledwich, G., (2002), "Power Quality Enhancement Using Custom Power Devices", Kluwer Academic Publisher, USA.
- [8]. Peng, F.Z., Lai, J. S., McKeever, J. W. and VanCoevering, J., (1996), "A Multilevel Voltage Source Inverter with Separate DC Source for Static Var Generation", IEEE Transactions on Industry Applications, 32-5, 1130-1138.
- [9]. Shen, D., Linag, X. and Yingduo, H., (2000), "A Modified Per-Unit STATCOM Model and Analysis of Open Loop Response Time", Proceedings of the IEEE Power Engineering Winter Meeting, 23-27 Jan., 2624-2629.
- [10]. Rao, P., Crow, M. L. and Yang, Z.,(2000), "STATCOM Control for Power System Voltage Control Applications", IEEE Transactions on Power Delivery, 15, 1311-1317.
- [11]. Gonzales, G. P. and Cerrada, G., (2000), "Control System for a PWM-Based STATCOM", IEEE Transaction on Power Delivery, 15, 1252-1257.
- [12]. Dong, L., Crow, M. L., Yang, Z., Shen, C., Zhang, L. and Atcitty, S., (2004), "A Reconfigurable FACTS System for University Laboratories", IEEE Transactions on Power Systems, 19, 120-128.
- [13]. Suul, J. A, Molinas, M., Norum, L. and Undeland, T., (2008), "Tuning of Control Loops for Grid Connected Voltage Source Converters", 2nd IEEE International Conference on Power and Energy (PECon 08), Johor Bahru, Malaysia, 1-3 Dec., 797-802.
- [14]. Blasko, V. and Kaura, V., (1997), "A New Mathematical Model and Control of A Three-Phase AC-DC Voltage Source Converter", IEEE Transaction on Power Electronics, 12, 116-123.
- [15]. Sun, J., Czarkowski, D. and Zabar, Z., (2004), "Voltage Flicker Mitigation Using PWM-Based Distribution STATCOM", Proceedings of the IEEE Power Engineering Society Summer Meeting, Chicago, USA, 25-25 July, 616-621.
- [16]. Chen, S. and Joos, G., (2001), "Direct Power Control of DSTATCOMs for Voltage Flicker Mitigation", Proceedings of the 36th IEEE Industry Applications Society Annual Meeting, Chicago, USA, 30 Sep.- 4 Oct., 2683-2690.
- [17]. Sirisukprasert S., (2004), "The Modeling and Control of a Cascaded-Multilevel Converter-Based STATCOM", PhD. Thesis, Virginia The United State of America, Blacksburg.
- [18]. Sahoo, N. C., Panigrahi, B.K., Dash, P.K. and Panda, G., (2002), "Application of A Multivariable Feedback Linearization Scheme for STATCOM Control", Electric Power Systems Research, 62, 81-91.
- [19]. Xie, H., (2006), "Voltage Source Converters with Energy Storage Capability", PhD. Thesis, Royal Institute of Technology School of Electrical Engineering Division of Electrical Machines and Power Electronics, Stockholm.
- [20]. Lindgren, M., (1998), "Modeling and Control of Voltage Source Converters Connected to the Grid", PhD. Thesis, Xchool of Electrical and Computer Engineering Chalmers University of Technology, Göteborg, Sweden.
- [21]. Sekkeli, M., Acikgoz, H., Kececioğlu, O.F, Gani, A. (2015), "Üç Fazlı Uzay Vektör Darbe Genişlik Modülasyon Tabanlı Doğrultucuların Bulanık-PI Denetleyici İle Modellenmesi ve Analizi", Uluslararası Hakemli Mühendislik ve Fen Bilimleri Dergisi, 3, 75-92.
- [22]. Acikgoz, H., Kececioğlu, O.F., Gani, A., Yildiz, C., Sekkeli, M. (2016), "Improved control configuration of PWM rectifiers based on neuro-fuzzy controller", SpringerPlus20165:1142.